

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-145859

(43)Date of publication of application : 11.06.1993

(51)Int.Cl.

H04N 5/335

(21)Application number : 03-308723

(71)Applicant : HITACHI LTD

(22)Date of filing : 25.11.1991

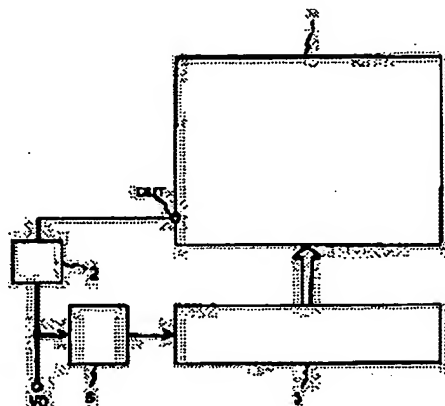
(72)Inventor : KIMURA KATSUTAKA
HATAE HIROSHI
ANDO HARUHISA

(54) SOLID-STATE IMAGE PICKUP DEVICE AND CONTROL METHOD THEREOF

(57)Abstract:

PURPOSE: To control the performance of the solid-state image pickup elements to provide the high resolution under the relatively high intensity of illumination and to provide the positive S/N under the low intensity of illumination.

CONSTITUTION: A mode circuit 6 decides the optimum operation of a solid-state image pickup element 1 receiving the output picture information of the solid-state image pickup device, the result of decision is informed to a timing signal generation circuit 3 and a timing signal to be sent from the timing signal generation circuit 3 to the solid-state image pickup element 1 is changed. By changing the timing signal, the operation mode adding and reading a plurality of picture element signals is selected under the low intensity of illumination, and the operation mode reading signals from each picture element at the normal operation is selected under the high intensity of illumination.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C): 1998,2003 Japan Patent Office

(19)日本国特許庁(J P)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-145859

(43)公開日 平成5年(1993)6月11日

(51)Int.Cl.⁵

H 0 4 N 5/335

識別記号

庁内整理番号

Z 8838-5C

F 1

技術表示箇所

審査請求 未請求 請求項の数11(全 22 頁)

(21)出願番号 特願平3-308723

(22)出願日 平成3年(1991)11月25日

(71)出願人 000005108

株式会社日立製作所
東京都千代田区神田駿河台四丁目6番地

(72)発明者 木村 勝高

東京都国分寺市東恋ヶ窪1丁目280番地
株式会社日立製作所中央研究所内

(72)発明者 波多江 博

東京都国分寺市東恋ヶ窪1丁目280番地
株式会社日立製作所中央研究所内

(72)発明者 安藤 治久

東京都国分寺市東恋ヶ窪1丁目280番地
株式会社日立製作所中央研究所内

(74)代理人 弁理士 磯村 雅俊

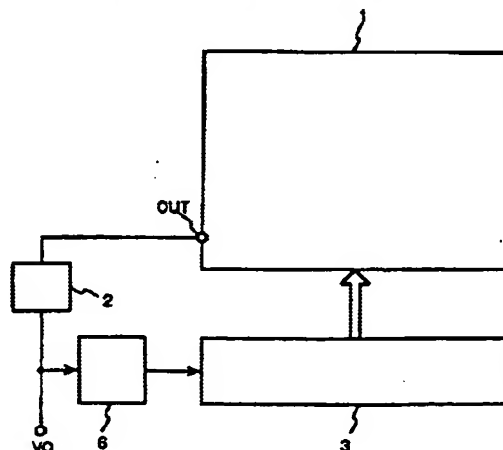
(54)【発明の名称】 固体撮像装置およびその制御方法

(57)【要約】

【目的】 比較的高い照度条件の下では高い解像度が得られるように、また低照度条件の下では十分な信号対雑音比が得られるように、固体撮像素子の動作を制御できるようにする。

【構成】 固体撮像装置の出力画像情報を受け、モード判定回路が固体撮像素子の最適動作を判定することにより、タイミング信号発生回路に判定結果を通知して、タイミング信号発生回路から固体撮像素子に送出するタイミング信号を変更する。タイミング信号を変更することにより、低照度条件のときには、複数の画素の信号を加算して読み出す動作モードを選択し、高照度条件のときには、通常の動作で各画素から信号を読み出す動作モードを選択する。

本発明による撮像装置の構成図



【特許請求の範囲】

【請求項1】 光電変換手段と該光電変換手段の信号を読み出す手段とからなる複数の画素を有する固体撮像素子と、該固体撮像素子の動作を制御する制御手段とを備えた固体撮像装置において、該固体撮像素子から読み出された画像出力情報を受けて、該固体撮像素子の最適動作を判定するモード判定回路と、該モード判定回路の判定結果を受けて、複数モードのうちの1つを選択し、該モードにより該固体撮像素子を制御する制御手段とを具備することを特徴とする固体撮像装置。

【請求項2】 請求項1に記載の固体撮像装置において、上記複数モードとしては、複数の画素から構成されるブロック毎に画素の信号を加算して読み出す動作モードと、各画素の信号を独立に読み出す通常動作モードとを有することを特徴とする固体撮像装置。

【請求項3】 請求項1または2に記載の固体撮像装置において、上記複数モードとしては、加算する画素の数および構成を複数種類の組み合わせただけ有することを特徴とする固体撮像装置。

【請求項4】 請求項1または2に記載の固体撮像装置において、上記複数モードとしては、1画面全体で同じ動作をさせるモードと、1画面をいくつかの領域に分割し、それぞれの領域で最適動作をさせるモードとを有することを特徴とする固体撮像装置。

【請求項5】 請求項1に記載の固体撮像装置において、上記光電変換手段の信号を読み出す手段は、垂直方向のCCD列と水平方向のCCD列と該水平方向のCCD列の端子に設けられた信号検出回路とで構成され、上記垂直方向の画素の信号は該水平方向のCCD列で加算され、該水平方向の画素の信号は該信号検出回路で加算されることを特徴とする固体撮像装置。

【請求項6】 固体撮像素子に入射された光情報を該固体撮像素子により電気信号に変換し、変換された信号を増幅器を介して画像情報として出力する固体撮像装置の制御方法において、モード判定回路は、上記画像情報の出力を受け取り、該画像情報の信号の大きさを判定して、該信号の大きさが予め定められたレベルより小さい場合には、解像度を落して、信号が該レベル以上になるように該固体撮像素子を制御するように動作することを特徴とする固体撮像装置の制御方法。

【請求項7】 請求項6に記載の固体撮像装置の制御方法において、上記モード判定回路は、2次元状に配列された複数の画素から構成されるブロック毎に、該画素の信号を加算して読み出す動作モードを選択することを特徴とする固体撮像装置の制御方法。

【請求項8】 請求項6に記載の固体撮像装置の制御方法において、上記モード判定回路は、固体撮像装置の出力の空間周波数スペクトラムを観測することにより、固体撮像素子の制御方法を選択することを特徴とする固体撮像装置の制御方法。

【請求項9】 請求項6に記載の固体撮像装置の制御方法において、上記モード判定回路は、固体撮像装置の出力信号量の平均値ないし最大値の大きさにより、固体撮像素子の制御方法を選択することを特徴とする固体撮像装置の制御方法。

【請求項10】 請求項6または7に記載の固体撮像装置の制御方法において、上記モード判定回路は、固体撮像装置の出力信号量の平均値ないし最大値の大きさにより、ブロックを構成する画素数を選択することを特徴とする固体撮像装置の制御方法。

【請求項11】 請求項6または7に記載の固体撮像装置の制御方法において、上記モード判定回路は、固体撮像装置の出力の空間周波数スペクトラムにより、ブロックの垂直方向および水平方向の構成を選択することを特徴とする固体撮像装置の制御方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、光電変換素子により画像情報を得る固体撮像装置において、その画像情報に応じて動作を制御することが可能な固体撮像装置、およびその制御方法に関する。

【0002】

【従来の技術】 従来より、テレビジョンカメラやカメラ一体型VTRには、固体撮像素子が用いられている。この固体撮像素子に関しては、例えば、「IEEEトランザクションズ・オン・エレクトロン・デバイス」VO L. 38, NO. 5, May 1991pp.969~975. 'Low-Noise Line-Amplified MOS Imaging Devices' に詳述されている。図2は、従来の撮像装置の一例を示す構成図である。固体撮像素子は、光電変換手段を含む画素を2次元状に配列して、撮像対象からの光信号を電気信号に変換し、画像情報を得るものである。図2において、11はMOS型固体撮像素子であって、画素P1が2次元状に配列されている。1個の画素は、光電変換手段としてのフォトダイオードと、このフォトダイオードにより変換された電気信号（電荷量）を選択的に読み出すためのMOSトランジスタから構成される。このMOSトランジスタのゲートには、垂直選択線XSが接続されており、垂直選択線XSに高電位を印加することにより、フォトダイオード内の電気信号が垂直信号線SLに読み出される。垂直信号線SLに読み出された信号は、さらに水平選択線YSに印加される選択信号で制御される水平選択スイッチYSWにより、選択的に水平信号線OLに読み出される。この信号は、出力端子OUTを介して増幅器21に入力され、ここで信号が増幅された後、出力信号VOとして出力される。図2において、41および51は、それぞれ垂直選択回路と水平選択回路であって、垂直選択線XSや水平選択線YSに順次選択信号を印加することにより、2次元に配列された画素の情報を走査して読み出すための回路である。これらの

選択回路41、51は、タイミング発生回路30からのタイミング信号により制御される。

【0003】

【発明が解決しようとする課題】ところで、固体撮像装置から得られる画像情報の解像度は、固体撮像素子内の画素数により影響されるため、画像情報の高解像度化が望まれる場合、精細な画像を得るために画素数を増加して画素の高密度化を図っている。例えば、従来のNTSC用のVTRでは25～28万画素から33～38万画素に高密度化されており、開発中のHDTV (High Definition Television)では、さらに高解像度化を図るために、130万～200万画素の固体撮像素子が開発されている。しかしながら、画素の高密度化は1個当りの画素面積の縮小につながり、必然的に同一照度下では各画素に入射される光量の低下を招き、その結果として、各画素で得られる電気信号量の低下につながる。従って、撮像素子として重要な特性である感度（信号対雑音比）が低下することになる。すなわち、比較的照度の高い条件の下では、画素を高密度化することにより高解像度な画像情報を得ることが可能であるが、照度の低い条件の下では、逆に雑音により非常に見難い画像情報しか得られない。さらに照度が低い条件の下になると、意味のない画像情報しか得られないという結果になる。本発明の目的は、このような従来の課題を解決し、高解像度化のために画素面積を縮小した場合、低照度下における感度（信号対雑音比）を確保することが可能な固体撮像装置を提供することにある。また、撮像条件または撮像対象に応じて最適な画像情報が得られるような固体撮像装置の制御方法を提供することにある。

【0004】

【課題を解決するための手段】上記目的を達成するため、本発明の固体撮像装置は、(イ)光電変換手段と該光電変換手段の信号を読み出す手段とからなる複数の画素を有する固体撮像素子と、固体撮像素子の動作を制御する制御手段とを備えた固体撮像装置において、固体撮像素子から読み出された画像出力情報を受けて、固体撮像素子の最適動作を判定するモード判定回路と、モード判定回路の判定結果を受けて、複数モードのうちの1つを選択し、モードにより固体撮像素子を制御する制御手段とを具備することに特徴がある。また、(ロ)複数モードとしては、複数の画素から構成されるブロック毎に画素の信号を加算して読み出す動作モードと、各画素の信号を独立に読み出す通常動作モードとを有することに特徴がある。また、(ハ)複数モードとしては、加算する画素の数および構成を複数種類の組み合わせただけ有することにも特徴がある。また、(ニ)複数モードとしては、1画面全体で同じ動作をさせるモードと、1画面をいくつかの領域に分割し、それぞれの領域で最適な動作をさせるモードとを有することにも特徴がある。また、(ホ)光電変換手段の信号を読み出す手段は、垂直

方向のCCD列と水平方向のCCD列と水平方向のCCD列の端子に設けられた信号検出回路とで構成され、垂直方向の画素の信号は水平方向のCCD列で加算され、水平方向の画素の信号は信号検出回路で加算されることにも特徴がある。また、本発明による固体撮像装置の制御方法は、(ヘ)固体撮像素子に入射された光情報を該固体撮像素子により電気信号に変換し、変換された信号を増幅器を介して画像情報として出力する固体撮像装置の制御方法において、モード判定回路は、画像情報の出力を受け取り、画像情報の信号の大きさを判定して、信号の大きさが予め定められたレベルより小さい場合には、解像度を落して、信号がレベル以上になるように固体撮像素子を制御するように動作することに特徴がある。また、(ト)モード判定回路は、2次元状に配列された複数の画素から構成されるブロック毎に、画素の信号を加算して読み出す動作モードを選択することにも特徴がある。また、(チ)モード判定回路は、固体撮像装置の出力の空間周波数スペクトラムを鑑測することにより、固体撮像素子の制御方法を選択することにも特徴がある。また、(リ)モード判定回路は、固体撮像装置の出力信号量の平均値ないし最大値の大きさにより、固体撮像素子の制御方法を選択することにも特徴がある。さらに、(ヌ)モード判定回路は、固体撮像装置の出力信号量の平均値ないし最大値の大きさにより、ブロックを構成する画素数を選択することにも特徴がある。さらに、(ル)モード判定回路は、固体撮像装置の出力の空間周波数スペクトラムにより、ブロックの垂直方向および水平方向の構成を選択することにも特徴がある。

【0005】

【作用】本発明においては、固体撮像装置からの画像情報出力、または外部から入力される信号を、それぞれ制御信号として、撮像条件あるいは撮像対象に応じて最適な画像情報が得られるように、固体撮像素子の動作を制御する。例えば、比較的照度の高い条件の下では、画素面積を縮小してもなお十分な信号量が得られるため、高い解像度が得られるように固体撮像素子の動作を制御する。これに対して、低照度の条件下では、画素面積を縮小すると、各画素で得られる信号量が小さくなるので、解像度よりも感度を優先させることにより、十分な信号対雑音比が得られるように固体撮像素子の動作を制御する。このように、撮像条件あるいは撮像対象に応じて固体撮像素子の動作を制御することにより、常に最適な画像情報が得られるようにする。

【0006】

【実施例】以下、本発明の実施例を、図面により詳細に説明する。図1は、本発明の一実施例を示す撮像装置のブロック図である。図1において、1は固体撮像素子、2は固体撮像素子1の出力を増幅して出力信号VOを得るための増幅器、3は固体撮像素子1の動作を制御する制御手段、6は本発明により新たに設けられたモード判

定回路である。すなわち、モード判定回路6は、出力信号V_Oを受けて、固体撮像素子1の動作をどのように制御すべきかを判定し、いくつか設定されたモードのうち、どのモードで制御するかを決定する。そのモード判定回路6の出力を制御手段3が受けると、固体撮像素子1に入力される各種パルス信号のタイミング発生回路やドライバ回路等の動作を決定されたモードで制御することにより、固体撮像素子1から最適な画像情報を得る。すなわち、図1において、固体撮像素子1に入射された光情報は、固体撮像素子1により電気信号に変換された後、増幅器2を介して画像情報として出力される。モード判定回路6は、この画像情報出力を受け、固体撮像素子1の制御モードを判定し、制御手段3に判定結果を出力する。制御手段3は、この判定結果を受けると、それに従って固体撮像素子1を制御する。例えば、モード判定回路6として、画像情報の信号の大きさを判定する回路を用いることにより、得られた画像情報の信号が大きい場合には解像度をできる限り高くするように、固体撮像素子1を制御する。つまり、画像情報出力の信号が大きいときには、画素面積を縮小しても十分な信号対雑音比を得ることができるので、画素数を増加して解像度を高める。一方、画像情報出力の信号が小さいときには、画素面積を縮小すると、十分な信号対雑音比が得られないため、画素面積を縮小せずに解像度を落とし、信号が一定値以上になるように感度を高める。このように制御することにより、高照度条件下では高い解像度が得られ、一方、低照度条件下では一定の信号対雑音比を確保することができる。つまり、撮像条件または撮像対象に応じて最適な画像情報を得ることができる。

【0007】図1に示す固体撮像装置の応用例として、モード判定回路6を設けることなく、固体撮像装置の外部より入力される制御信号によって制御手段3を制御する方法がある。この場合には、固体撮像装置から得られる画像情報をディスプレイ装置に表示して、撮像者自身が最適な画像情報を得るように制御信号を入力し、制御手段3を制御する。図3は、図1の具体的構成を示す図であって、MOS型撮像装置の場合を示している。固体撮像装置は、MOS型撮像素子11と増幅器21とモード判定回路6と制御手段31とから構成される。図2の従来の装置と異なる点は、固体撮像装置の出力信号V_Oを受けて、タイミング発生回路31を制御するモード判定回路6を設けたことである。このモード判定回路6により、タイミング発生回路31より固体撮像素子11に送出されるパルス信号を種々変化させる。パルス信号を変化させることにより、例えば1画素に蓄積されている信号を独立に読み出すか、あるいは複数画素に蓄積されている信号を加算して読み出すかを選択する。個々の画素の信号を独立に読み出せば、縦または横方向に分割されて解像されるので、解像度は高くなる。逆に、複数画素の信号を加算して読み出せば、縦または横方向に分割

されないで、解像度は悪くなるが、信号は加算されて大きくなり、感度は高くなる。以下、本実施例の動作を、図4および図5の動作タイミングチャートにより詳述する。

【0008】図4は、図3に示すMOS型撮像素子の動作タイミングチャートであって、画素をそれぞれ独立に読み出すモードの動作を示している。すなわち、図3の画素P1に蓄積された電気信号をそれぞれ独立に読み出す。このモードは、固体撮像素子11が有している解像度を十分に利用できるモードであり、比較的大きい信号量が得られる場合に使用される。例えば、比較的照度の高い条件での撮像の場合に相当する。先ず、期間T_Aにn本の垂直選択線X_Sのうちの1本を垂直選択回路41で選択し、この垂直選択線X_Sに接続されたm個の画素P1から、それぞれに対応する垂直信号線S_Lに信号を読み出す。次に、期間T_Bには、水平選択線Y_Sを水平選択回路51で順次選択し、複数の垂直信号線S_Lに読み出された信号を水平信号線O_Lに順次読み出す。この信号は、増幅器21に入力されることにより増幅されて、画素1列分の画像情報として出力される。この動作を、垂直選択線X_Sを順次選択して、繰り返す行うことにより、1枚分の画像情報が得られる。

【0009】図5は、図3に示すMOS型撮像素子の動作タイミングチャートであって、画素を複数個加算して読み出すモードの動作を示している。ここでは、図4のように画素P1に蓄積された信号を独立に読み出さず、隣接する4画素（例えば、画素P1の(1, 1) (2, 1) (1, 2) (2, 2)）の信号を加算することにより、大きな信号量を得ている。従って、このモードでは、解像度は低下するが、複数の画素の信号を加算することにより大きな信号を得ることができる。従って、このモードは、1個の画素だけでは十分な信号量が得られない場合、例えば比較的照度の低い条件での撮像に用いられる。図5に示すモードでは、先ず期間T_A'に、隣合う2本の垂直選択線X_S（例えば、X_S(1)と(2)、またはX_S(3)と(4)等の組合せ）を垂直選択回路41で選択し、これらに接続された複数の画素P1からそれぞれに対応する垂直信号線S_Lに信号を読み出す。このとき、2本の垂直選択線X_Sが選択されるので、1本の垂直信号線S_Lには2つの画素の信号が加算されて読み出される。その後、期間T_B'で隣合う2本の水平選択線Y_Sを選択して、2本の垂直信号線S_Lに読み出された信号を加算して水平信号線O_Lに読み出す。次に、別の隣合う2本の水平選択線Y_Sを選択して、同じように2本の垂直信号線S_Lに読み出された信号を加算し、水平信号線O_Lに読み出す。

【0010】このような動作を繰り返すことにより、1枚分の画像情報が得られる。なお、ここでは2×2の4画素を加算して読み出す場合を説明したが、垂直選択回路41または

水平選択回路51により、同時に選択する垂直選択線XSまたは水平選択線YSの数を変化させることにより、加算される画素の数、または構成を任意に決定することが可能である。ここまでに述べた2つのモードの切り替えや、加算される画素の数、または構成の切り替えは、タイミング発生回路31から固体撮像素子11に送出されるパルス信号を変化させることにより行うことができる。次に、このモードの切り替え方法について詳述する。ここでは、各画素の信号を独立に読み出すモードから、画素の信号を加算して読み出すモードに切り替える場合を述べる。まず、図4に示す動作タイミングにより各画素から独立に信号を読み出して、画像情報を出力する。この画像情報をモード判定回路6に入力することにより、モード判定回路6はこの画像情報に基づいて画素を加算するか否かを判定する。画素を加算する必要があると判定されたときには、モード判定回路6からタイミング発生回路31に制御信号を送出することにより、タイミング発生回路31はこれを受けて、固体撮像素子11に送出するパルス信号を変化させる。この結果、例えば、図5に示すような動作タイミングとなる。すなわち、固体撮像素子11は、4個の画素を加算して読み出すモードで動作して、画像情報を出力する。この画像情報は再びモード判定回路6に入力されるので、モード判定回路6は再び画素の加算を行うか否かを判定することになる。さらに、画素の加算を行う必要があると判定された場合には、モード判定回路6からタイミング発生回路31に制御信号が送出されることにより、タイミング発生回路31はこれを受けて固体撮像素子11に送出するパルス信号をさらに変化させる。この結果、例えば、3×3の9画素を加算して読み出すモードで固体撮像素子11を動作させて、画像情報を出力させることができる。画素の加算を行うか否か、または加算する画素の数の判定は、画像情報の信号の大きさを観測することにより行うことができる。信号の大きさが一定の閾値より小さい場合には、画素の加算を行うようにする。観測する信号としては、1枚分ないし複数枚分の画像情報の信号の平均値または最大値を用いることができる。また、画面のある特定の領域のみの信号の平均値または最大値を観測する信号として用いることも可能である。

【0011】図6および図7は、それぞれ加算画素の組み合わせを示す画素表面の図である。加算する画素の構成、つまり2×2、2×3、3×3、3×2、4×2等にする判定基準は、画像情報の空間周波数スペクトラムを観測することにより行うことができる。例えば、同じ8個の画素Pを加算する場合でも、図8と図7とでは、垂直方向と水平方向の解像度は異なっている。図6では、水平方向の分割数と垂直方向の分割数が2:1であり、水平方向の解像度が高いが、図7では、1:2であるため、垂直方向の解像度の方が高い。従って、画像情報の垂直方向と水平方向の空間周波数スペクトラムの高

域成分の大きさを比較することにより、いずれの構成の方が最適であるを判定することが可能である。画像情報の空間周波数スペクトラムを観測する方法のうち、最も簡便な方法としては、高域通過フィルタ（ハイパスフィルタ）を用いる方法がある。つまり、垂直方向と水平方向に分けて、ある周波数を遮断周波数とする高域通過フィルタに画像出力情報を通過させれば、通過信号のある方が解像度が高いと判定できる。また、高速フーリエ変換を用いた信号処理方法も使用することができる。このように、本実施例では、画像情報をモード判定回路6で観測することにより、その判定結果の出力で固体撮像素子の垂直および水平選択線の選択数を変化させ、それにより感度および解像度において最適な画像情報を出力させることが可能となる。

【0012】図8および図9は、本発明の一実施例を示す選択回路の構成図、および選択回路の動作タイミングチャートである。図8は、図3に示す固体撮像素子11内の垂直選択回路41または水平選択回路51の構成例を示すものであって、一般的には半導体メモリのデコーダ回路として使用される。図3の動作で述べたように、本実施例では、垂直選択回路41と水平選択回路51は、垂直選択線XSと水平選択線YSの選択数を任意に変更できるようにする必要がある。図8の回路では、信号A～Dの組み合わせによって垂直選択線XS(1)～XS(4)の選択数を変化させることができる。すなわち、信号A～Dは、AND回路(AND1)に入力されることにより、ANDがとれる信号とともに入力したときのみゲートが開いて出力が得られ、その出力と選択回路の出力の基準信号となる信号FXがAND回路(AND2)に入力されることにより、FXが1のときのみゲートが開いて出力が得られ、その出力が垂直選択線XS(1)～(4)となる。この動作の状態は、図9により明らかとなる。すなわち、例えば、信号AとCを高電位にした場合には、垂直選択線XS(1)のみが選択され、信号AとCとDを高電位にした場合には、垂直選択線XS(1)と(2)の2本が選択され、信号BとCとDを高電位にした場合には、垂直選択線XS(3)と(4)の2本が選択される。このように、信号A～Dの組み合わせを変化させることにより、任意の垂直選択線を任意の数だけ選択することができる。なお、図9では、図面の簡単化のために、4本の垂直選択線の選択回路を示したが、任意の数の垂直選択線を備えた選択回路を構成することにより、任意の回路を構成できる。

【0013】図10は、本発明の第2の実施例を示すMOS型撮像装置の構成図である。図10の構成が図3の構成と異なっている点は、図3に示したMOS型固体撮像素子11の垂直信号線SLと水平選択スイッチYSW1との間に増幅器LAを設けた点である。このように、各垂直信号線毎に増幅器LAを設けることにより、雑音を減少させることができる。増幅器を設けることによ

り、雑音低減を図ることについては、例えば、アイ・イー・イー・イー・トランザクション・オン・エレクトロニクスデバイス (IEEE, Transactions on Electron Devices) Vol.38, No.5, pp.969~975, May 1991に記載されている。なお、図10に示した実施例では、垂直信号線SLと増幅器LAとの間に、水平選択線Yにより制御される第2の水平選択スイッチYSW2を設けて、2本の垂直信号線に1個の増幅器を共用する場合を示している。このようにすれば、一般に複雑な回路となる増幅器に対して、1本の垂直信号線毎にこれを設ける場合に比べて増幅器のレイアウトピッチが緩和されるため、増幅器のレイアウトが容易になる。

【0014】図10の装置の動作は、基本的には図3の装置と同じである。ただ、第2の水平選択スイッチYSW2の動作を含んでいる点のみが図3の動作と異なっている。すなわち、水平方向の各画素P1を独立に読み出す場合には、第2の水平選択スイッチYSW2を構成する2つのMOSトランジスタQ1、Q2のいずれかをオン状態にし、画素1個分の信号を増幅器LAに入力させ、それぞれ独立に読み出す。これに対して、2個の画素の信号を加算して読み出す場合には、2つのMOSトランジスタQ1、Q2をともにオン状態にすることにより、画素2個分の信号が増幅器LAに入力され、そこで信号の加算が行われることになる。さらに、水平方向の4個の画素の信号を加算して読み出す場合には、図3で述べたように、水平選択スイッチYSW1内の2個のスイッチを同時に選択することにより、読み出しを行うことが可能である。このように、本実施例では、水平方向の画素の信号の加算を、水平選択スイッチYSW1および第2の水平選択スイッチYSW2の各選択動作を制御することにより行っており、それらの制御はモード判定回路6の判断結果により決定される。

【0015】図11は、本発明の第3の実施例を示すCCD型撮像装置の構成図である。MOS型撮像装置では、フォトダイオードP1で変換された電荷を垂直信号線と水平信号線を介して出力していたが、CCD型撮像装置では、図11に示すように、垂直信号線の代りに垂直CCDおよび水平CCDを介して出力する。すなわち、フォトダイオードおよび読み出しゲートから構成される画素P2と、垂直転送用のCCD列VCDと、各垂直CCDを介して転送されてきた信号電荷を格納し、水平方向の時系列信号に変換する水平CCD列HCDと、水平CCD列HCDを介して転送されてきた信号電荷を検出する信号検出回路AMPとから構成されている。ここでは、垂直CCD列VCDは4相の駆動信号V1~V4により駆動され、水平CCD列HCDは同じく4相の駆動信号H1~H4により駆動されている。また、この場合にも、固体撮像素子12の出力を増幅して出力信号VOを得るための増幅器22と、固体撮像装置の出力信号VOを受けてモードを決定し、それによりタイミング

発生回路32を制御するモード判定回路6とが設けられる。このモード判定回路6により、タイミング発生回路32から固体撮像素子12に送出される駆動信号を種々に変化させることができる。

【0016】次に、図11における垂直方向の画素の信号の加算方法について述べる。図12は、垂直方向の隣合う2画素分の信号を加算する場合の動作タイミングチャートであり、図13は、図12に示す各時刻における信号電荷の転送状況を示す図である。この場合には、垂直CCD列VCDには3つの値を示す電位VH、VM、VLの駆動信号V1、V2、V3、V4が印加される。図12に示すように、まず、駆動信号V1、V3をハイレベルの電位VHとし、各画素P2から垂直CCD列VCDに信号電荷を読み出す(時刻t(0))。次に、通常のCCDの駆動方法により、V1~V4を図12の関係で駆動すると、図13に示すように各画素から読み出された信号電荷は水平CCD列HCDに向かって転送されていく。図12では、t(2)(3)(4)でV1にVLを、t(4)(5)(6)でV2にVLを、t(6)(7)(8)でV3にVLを、t(8)(9)(10)でV4にVLを、それ以外はVMを、印加することにより、図13のように、読み出された電荷が高ポテンシャルの場所を移動していく。つまり、濃く塗られた部分が隣合う信号電荷であり、これが順次転送されていく状態が示されている。同じようにして、他の信号電荷である白い部分と斜線の部分も、それぞれ隣合う信号電荷として、転送される。その転送過程において、隣合う画素、例えば画素P2(1,1)と画素P2(1,2)の信号電荷は混じり合う。その結果として、時刻t(10)には、垂直CCD列VCDから水平CCD列HCDの電極下に、2画素分の信号電荷が加算されて転送されることになる。この状態で、水平CCD列HCDを駆動信号H1~H4により駆動する。

【0017】次に、垂直方向の4画素分の信号電荷を加算して読み出す場合について述べる。図14は、垂直CCDの動作タイミングチャートであり、図15は、図14における各時刻の信号電荷の転送状況を示す説明図である。図14は、基本的には図12と同じ動作である。すなわち、図12ではt(0)~t(10)で駆動信号V1~V4を印加して各画素P2から読み出された信号電荷を2画素毎に加算し、垂直CCD列VCDを転送するのに対して、図14では、t(0)~t(18)で駆動信号V1~V4を印加して、図15に示すように、各画素P2から読み出された信号電荷を2画素毎に加算し、垂直CCD列VCDを転送して、水平CCD列HCDの電極下に4画素分の信号電荷が加算され転送されるまで動作を続行する。その後、水平CCD列HCDを駆動信号H1~H4により駆動し、加算された4画素分の信号電荷を信号検出回路に転送していく。図14、図15からも明らかなように、この動作方法は、垂直CCD

列VCD内の転送方法を図12で示した従来の転送方法と変えることなく、また駆動信号の数も変えることなく転送し、水平CCD列HCDの電極下で画素の信号を加算することが特徴である。従って、図14では垂直方向の4画素を加算する例を示したが、同じようにして、それ以上の任意の画素数の信号電荷を水平CCD列HCDの電極下で加算することが可能である。ただし、垂直CCD列VCDでの転送過程においては、隣合う2画素の信号電荷が加算されるので、偶数倍の画素の信号を加算することができる。

【0018】図16は、本発明における水平CCDおよび信号検出回路AMPの断面構造図である。図16により、水平方向の画素の信号の加算方法について詳述する。図16において、100はn型基板、101、102は埋め込み型電荷転送チャネルを形成するためのp型不純物層およびn型不純物層、104はn型不純物層、105～108は駆動信号H1～H4が印加される水平CCDのゲート電極、109は読み出しゲート用のゲート電極、110、103は浮遊拡散層をリセットするためのリセットゲートを構成するゲート電極およびドレイン電極である。ゲート電極109は、読み出しゲート信号OGにより制御され、水平CCD内を転送されてきた信号電荷をn型不純物層104で構成される浮遊拡散層（フローティングディフュージョン）に読み出すものである。浮遊拡散層104に信号電荷が読み出されると、端子FDの電位は信号電荷量に応じて変化する、端子FDに接続されたソースフォロワ回路SFにより増幅され、出力端子OUTに信号が読み出される。ゲート電極110は、リセットゲート信号RGにより制御され、浮遊拡散層104をリセット電位RDにリセットする。

【0019】図17および図18は、通常用いる動作の場合の水平CCDおよび信号検出回路の動作タイミングチャートとその動作説明図である。すなわち、垂直CCDから水平CCDに転送された信号電荷を水平CCDにより信号検出回路に転送し、信号電荷を検出する際には、図17に示すように、 $t(1) \sim t(8)$ の電圧が各電極H1～H4、OG、RGに印加される。その時の各電極下の電位は、図18の $t(0) \sim t(8)$ で示すようになる。すなわち、通常用いられる動作で、水平CCDで転送される信号電荷を加算せずに読み出す場合には、図18の $t(0) \sim t(8)$ の状態電荷が移動されていき、H1の電極下にあった電荷がRD電極下まで移転される。まず、リセットゲート信号RGにより浮遊拡散層を予めリセット電位RDにリセットしておき（時刻 $t(0)$ ）、1番目の信号電荷を読み出しゲート前のゲート電極下（駆動信号H3が印加されるゲート電極）に転送する（時刻 $t(2)$ ）。その後、読み出しゲート信号OGにより読み出しゲートをオンさせて、信号電荷を浮遊拡散層104に読み出す（時刻 $t(4)$ ）。これにより、端子FDの電位が信号電荷量に応じて変化する、

図16に示すソースフォロワ回路SFを介して信号が読み出される。次に、リセットゲート信号RGによりリセットゲートをオンさせて、浮遊拡散層104を再びリセット電位RDにリセットし、次の信号電荷を読み出す準備をする（時刻 $t(6)$ ）。このような動作を繰り返すことにより、水平CCDで転送される信号電荷を、順次独立して読み出すことが可能である。

【0020】図19および図20は、水平CCDで転送される信号電荷を2個毎に加算して読み出す場合の水平CCDおよび信号検出回路の動作タイミングチャートとその動作説明図である。図19、図20では、1番目の信号電荷を浮遊拡散層104に読み出すところまでは図17と同じである（時刻 $t(4)$ ）。しかし、この後、リセットゲートにより浮遊拡散層104をリセットせず、2番目の信号電荷も浮遊拡散層104に読み出す（時刻 $t(7)$ ）。従って、この場合の浮遊拡散層104には、2つの加算された信号電荷が蓄積され、読み出された状態である。この加算された信号電荷は、ソースフォロワ回路SFを介して、加算された信号として読み出される。その後、リセットゲート信号RGによりリセットゲートをオンさせ、浮遊拡散層104をリセット電位RDにリセットし、次の信号電荷を読み出す準備をする（時刻 $t(9)$ ）。このような動作を繰り返すことにより、水平CCDで転送される信号電荷を2個毎に加算して読み出すことができる。この動作方法の特徴は、水平CCD列HCD内の転送方法を、図17に示すような従来の方法と同じようにして、リセットゲート信号のRGの有無だけで、浮遊拡散層104において画素の信号を加算することである。なお、図19、図20では、水平方向の2画素を加算する例を示しているが、2画素に限定されることなく、所望の画素数の信号電荷を浮遊拡散層104で加算することが可能である。

【0021】このように、本実施例においては、垂直方向の画素の加算は、垂直CCD転送期間での駆動信号V1～V4の駆動回数を変化させることにより、水平CCDの電極下で行うことが可能である。また、水平方向の画素の加算は、信号検出回路内の浮遊拡散層をリセットするか否かにより、浮遊拡散層部で行うことが可能である。そして、垂直方向と水平方向の加算する画素数は、独立して変えることができるので、最終的には任意の数および任意の構成の画素を加算することができることになる。いま、図6に示すように、 2×4 の構成で加算する場合には、まず垂直方向の4画素を図14で説明した方法により水平CCDの電極下で加算し、次に水平CCD列HCD内の信号電荷を2個毎に信号検出回路AMPで加算すればよい。これにより、最初の加算時には、水平CCD列HCDには、各垂直CCD列VCDに対応した垂直方向の4画素分の信号電荷が転送された状態となり、最後に、 2×4 の構成の8個の画素の信号電荷が加算されて出力される。

【0022】加算される画素の数、または構成の切り替え方法としては、タイミング発生回路32より固体撮像素子12に送出されるパルス信号（つまり、垂直CCDの駆動信号V1～V4、水平CCDの駆動信号H1～H4、リセットゲート信号RG、読み出しゲート信号OG等）を変えることにより実現できる。また、このパルス信号の切り替えの契機は、モード判定回路6が画像情報に基づいて判定することにより、タイミング発生回路32に通知される。すなわち、固体撮像素子12の出力は、増幅器22を介して画像情報として出力されるが、この画像情報はモード判定回路6に入力され、モード判定回路6により画素を加算するか否か、またはどのように加算するかが判定される。これにより、最適な画像情報が得られる状態では、固体撮像素子12が動作される。

【0023】図21は、本発明の第4の実施例を示す固体撮像素子の構成図であって、固体撮像素子としてCCD型撮像素子12を用いた場合を示す。図11に示すCCD型撮像素子と異なる点は、垂直CCD列VCD1が各画素に3電極を備え、3相の駆動信号V1～V3で駆動される点である。このように構成することにより、垂直方向の各画素P2から信号電荷を独立に読み出すことが可能になる。すなわち、図11では、各画素から垂直CCDに読み出された信号電荷は、垂直CCD内を転送される過程で2画素毎に加算されたが、本実施例では、各画素から垂直CCDに読み出された信号電荷を独立に転送することが可能である。その結果、図11の実施例に比べて、垂直方向の解像度を高めることができる。なお、本実施例の動作のうち、水平CCD列HCDおよび信号検出回路AMPの動作については、図11の実施例と同じであるため、ここでは水平CCDおよび信号検出回路の動作説明は省略して、垂直方向の信号の転送と加算方法のみについて述べる。

【0024】図22は、図21の固体撮像素子の垂直方向の画素の信号を独立に読み出す場合の動作タイミングチャートであり、図23は、図22の各時刻における信号電荷の転送状態を示す図である。垂直CCD列VCD1には、3値の電位VH、VM、VLを有する駆動信号V1～V3が印加される。先ず、駆動信号V1を電位VHにして、各画素P2から垂直CCD列VCD1に信号電荷を読み出す（時刻t(0)）。次に、駆動信号V1

(0)からt(6)の動作を繰り返すことにより、垂直

CCD列VCD1に読み出された信号電荷を順次、水平CCD列HCDに転送することが可能である。

【0025】図24は、図21の固体撮像素子において、垂直方向の2画素分の信号電荷を加算して読み出す場合の動作タイミングチャートであり、図25は、図24の各時刻における信号電荷の転送状況を示す図である。基本的には、図22に示した動作と同じであって、各画素P2から読み出された信号電荷は独立に垂直CCD列VCD1を転送していく。ただ、図24の動作では、水平CCD列HCDの電極下に2画素分の信号電荷が加算されて転送されるまで、動作を続行する（時刻t(12)）。その後、水平CCD列HCDを駆動信号H1～H4により駆動して、加算された2画素分の信号電荷を信号検出回路に転送していく。この動作は、図14に示した動作方法と基本的には同じであって、水平CCD列HCDの電極下において画素の信号を加算する。図24では、垂直方向の2画素を加算する場合を示したが、2画素だけに限定されず、所望の画素数の信号電荷を水平CCD列HCDの電極下で加算することができる。また、垂直CCD列VCD1における転送過程では、隣合う2画素の信号電荷が混じり合うことはないため、最低1画素分の信号を独立して読み出すことができる。その結果、本実施例においては、図11の場合と同じように、垂直および水平方向の画素の加算を任意の数だけ行うことが可能である。また、この制御を画像出力情報から判定することにより、常に最適な画像情報を得ることができ、かつ垂直方向の可能な解像度を図11の実施例に比べて2倍に高めることができる。

【0026】図26は、本発明の第5の実施例を示す増幅型撮像素子の構成図である。これまで説明した図3、図10、図11、および図21の各実施例では、各画素から信号を読み出すと、画素内のフォトダイオードがリセットされるため、そこに蓄積されていた情報は破壊される。これに対して、図26に示す実施例では、各画素P3から信号を読み出しても、画素内のフォトダイオードがリセットされないタイプの画素であり、いわゆる非破壊読み出しが可能な画素を用いている。図26では、1つの画素がフォトダイオードと3つのMOSTランジスタから構成されるタイプを示している。なお、図26において、XSは垂直選択線であり、この線に高電位を印加すると、これに接続された画素の信号が垂直信号線SLに読み出される。つまり、画素内のフォトダイオードに蓄積された電荷量に応じて、フォトダイオードの電位が変化する。従って、ある垂直選択線XS(1)が選択されると、その垂直選択線XS(1)がゲートに接続されたMOSTランジスタと、フォトダイオードがゲートに接続されたMOSTランジスタとを介して、固定電位が印加されたリセット電圧線VR(1)から垂直信号線SL(1)～SL(m)に電流が流れる。

【0027】このときに流れる電流量は、フォトダイオ

ードの電位により変化するので、結果的に、垂直信号線SLの電位はフォトダイオードの電位によって決定される。従って、画素内のフォトダイオードに蓄積された電荷量に応じて、垂直信号線SLの電位が変化することになる。この場合、フォトダイオードの電位は、信号が読み出されても変化することがなく、従って非破壊読み出しが可能である。また、固体撮像素子13内のRSは、画素内のフォトダイオードをリセットするためのリセット選択線であって、これに高電位を印加すると、リセット電圧線VRに印加された固定電位にフォトダイオードの電位がリセットされる。このような非破壊読み出し可能な画素を用いた場合には、一度の読み出し動作で画素内の情報が破壊されないで、何回も同じ画素を読み出すことが可能である。これによって、解像度を劣化させずに画素の信号を加算して読み出すことができる。

【0028】図27は、図26において、画素に蓄積された信号を独立に読み出すモードの動作タイミングチャートである。先ず、期間tA(1)で、複数の垂直選択線XS(1)～(n)のうちの1つを垂直選択回路43により選択し、これに接続された複数の画素P3からそれぞれ対応する垂直信号線SLに信号を読み出す。ここでは、垂直選択線XS(1)を選択して、これに接続された複数の画素P3から対応する垂直信号線SL(1)～(m)に信号を読み出している。その後、期間tB(1)で、水平選択線YSを水平選択回路53により順次選択することにより、複数の垂直信号線SL(1)～(m)に読み出された信号を、水平信号線OLに順次読み出す。この信号は増幅器23に入力された後、画素1列分の画像情報として出力される。次に、期間tA(2)で、垂直選択線XS(2)を選択し、これに接続された複数の画素P3からそれぞれに対応する垂直信号線SL(1)～(m)に信号を読み出す。また、リセット選択線RS(1)を垂直選択回路43により選択し、垂直選択線XS(1)に接続された画素内のフォトダイオードの電位をリセットする。その後、期間tB(2)に、水平選択線YSを順次選択することにより、信号を水平信号線OLに順次読み出す。このような動作を繰り返して、垂直選択線XSおよびリセット選択線RSを順次選択することにより、1枚分の画像情報を得ることができる。

【0029】図28は、図26の固体撮像素子において、垂直方向の複数の画素の信号を加算して読み出すモードに対応する動作タイムチャートである。図28では、隣接する2画素(ここでは、P3(1,1)とP3(2,1)の2画素)の信号を加算して読み出している。先ず、期間tA'(1)に隣合う2本の垂直選択線XS(ここでは、XS(1)とXS(2))を垂直選択回路43により選択し、これらに接続された複数の画素P3よりそれぞれに対応する垂直信号線SLに信号を読み出す。このとき、2本の垂直選択線XSが選択されるの

で、1本の垂直信号線SLには2つの画素の信号が加算されて読み出される。その後、期間tB'(1)で、水平選択線YSを水平選択回路53により選択し、垂直信号線SLに読み出された信号を水平信号線OLに読み出す。次に、期間tA'(2)で、別の組み合わせの隣合う2本の垂直選択線XS(2)とXS(3)を選択し、これらに接続された複数の画素P3からそれぞれに対応する垂直信号線SLに信号を加算して読み出す。また、リセット選択線RS(1)を垂直選択回路43により選択し、垂直選択線XS(1)に接続された画素内のフォトダイオードの電位をリセットする。その後、期間tB'(2)で、水平選択線YSを順次選択することにより、信号を水平信号線OLに順次読み出す。この動作を垂直選択線XSおよびリセット選択線RSを順次選択して繰り返すことにより、1枚分の画像情報を得ることができる。このように、加算して読み出す画素を1つずつずらすことにより、垂直方向の解像度を劣化させることなく、画素の信号の加算を行うことができ、大きな信号量を得ることができる。ここでは、2画素を加算して読み出す例を示したが、垂直選択回路43により同時に選択する垂直選択線XSの数を変化させることにより、加算させる画素の数を任意に設定することが可能である。また、水平方向の画素の信号の加算は、図3に示す実施例と同じであるので、説明を省略する。

【0030】図29は、本発明の第6の実施例を示す固体撮像装置の構成図であって、固体撮像素子として増幅型撮像素子13を用いた場合を示している。図26の構成では、垂直方向の画素の信号の解像度を犠牲にすることなく、加算できることを説明した。しかし、水平方向の画素の信号を加算しようとする、図3の実施例と同じように、解像度は低下する。これに対して、図29の実施例では、水平選択スイッチYSAを改良することにより、解像度の低下を防止することができる。すなわち、図29に示すように、水平選択スイッチYSAを1本の垂直信号線SLに対して2つのMOSTランジスタで構成する。これらのうち、MOSTランジスタQ3は読み出す垂直信号線SLを選択するものであり、水平選択線YSによりオン、オフの制御が行われる。また、MOSTランジスタQ4は、垂直信号線SLに読み出された信号を水平信号線OLに読み出すためのもので、垂直信号線SLにゲートが接続される。動作としては、垂直信号線SLの電位に応じて固定電位VDDからMOSTランジスタQ3、Q4を介して電流が流れることにより、それを信号として読み出す。従って、垂直信号線SLを1回選択しても垂直信号線に読み出された信号は破壊されることなく、画素と同じく何回も選択することが可能である。なお、図29における固体撮像素子13の上方に配置されているRSWは、垂直信号線SLをリセットするためのリセット回路であって、リセット信号RSLを高電位に設定することにより、垂直信号線SLが

リセット電位VRSにリセットされる。

【0031】図30は、図29における増幅型撮像素子の動作タイミングチャートである。図29において、画素P3に蓄積された信号を独立して読み出す場合には、図26の場合と同じように、先ず期間tA(1)で、複数の垂直選択線XSの1本を垂直選択回路43により選択し(ここでは、XS(1))、これに接続された複数の画素P3よりそれぞれに対応する垂直信号線SLに信号を読み出す。その後、期間tB(1)で、水平選択線YSを水平選択回路53により順次選択することにより、複数の垂直信号線SLに読み出された信号を水平信号線OLに順次読み出す。読み出された信号は、増幅器23に入力された後、画素1列分の画像情報として出力される。その後、リセット信号RSLを高電位にすることにより、垂直信号線SLをリセット電位VRSにリセットする。次に、期間tA(2)で、垂直選択線XS(2)を選択し、これに接続された複数の画素P3よりそれぞれに対応する垂直信号線SLに信号を読み出す。また、リセット選択線RS(1)を垂直選択回路43により選択し、垂直選択線XS(1)に接続された画素内のフォトダイオードの電位をリセットする。期間tB(2)で、水平選択線YSを水平選択回路53により順次選択することにより、信号を水平信号線OLに読み出す。この動作を繰り返して、垂直選択線XSとリセット選択線RSを順次選択することにより、1枚分の画像情報を得ることができる。

【0032】図31は、図29において、2×2構成の4画素の信号を加算して読み出す場合の動作タイミングチャートである。垂直方向の画素の信号の加算は、図26の場合と同じである。すなわち、先ず期間tA'(1)で、隣合う2本の垂直選択線XS(1)(2)を垂直選択回路43により選択し、これらに接続された複数の画素P3からそれぞれに対応する垂直信号線SLに信号を読み出す。その後、期間tB'(1)で、隣合う2本の水平選択線YS(1)(2)を水平選択回路53により選択し、2本の垂直信号線SL(1)(2)に読み出された信号を加算して、水平信号線OLに読み出す。次に、別の組み合わせの隣合う2本の水平選択線YS(2)(3)を選択し、同じようにして2本の垂直信号線SL(2)(3)に読み出された信号を加算して、水平信号線OLに読み出す。このような動作を繰り返す。その後、リセット信号RSLを高電位にすることにより、垂直信号線SLをリセット電位VRSにリセットする。次に、期間tA'(2)で、別の組み合わせの隣合う2本の垂直選択線XS(2)(3)を選択し、これらに接続された複数の画素P3よりそれぞれに対応する垂直信号線SLに信号を加算して読み出す。また、リセット選択線RS(1)を垂直選択回路43により選択し、垂直選択線XS(1)に接続された画素内のフォトダイオードの電位をリセットする。次に、期間tB'

(2)で、水平選択線YSを選択することにより、信号を水平信号線OLに読み出す。このような動作を繰り返すことにより、1枚分の画像情報を得ることができる。このように、加算して読み出す画素を、垂直方向と水平方向に1個ずつずらすことにより、垂直方向と水平方向の解像度を劣化させずに、画素の信号を加算することができる。この例では、(垂直)2×(水平)2の4画素を加算して読み出す場合を述べたが、垂直選択回路43と水平選択回路53により同時に選択する垂直選択線XSと水平選択線YSの数を変えることにより、加算する画素数と垂直数×水平数の構成を任意に設定することができる。

【0033】図32は、本発明の第7の実施例を示す固体撮像素子の加算画素の組み合わせの図である。第1～第6の実施例では、モノクロ固体撮像素子であるか、または赤、青、緑色をプリズムで分離する三板式ないし二板式カラー固体撮像素子を考慮した場合を説明してきた。一方、単板方式では、図32に示すように、1枚の固体撮像素子上で、ホワイト、グリーン、シアン、イエロウの各色フィルタをそれぞれマトリクス状に配置する方式であって、上記各方式とは画素の配置が異なっている。以下、固体撮像素子を1枚使用する単板方式のカラー固体撮像素子に、本発明を適用した場合について詳述する。単板方式の固体撮像素子では、上述のように、素子上に色フィルタが形成され、各画素はそれぞれ色フィルタに対応した色の信号を蓄積する。例えば、図32のように、W(全色透過)、G(グリーン)、Cy(シアン)、Y(イエロウ)の4色の色フィルタが素子上にモザイク状に配列されている。そこで、この単板方式の固体撮像素子において、各画素の信号を独立に読み出した場合には、モノクロ固体撮像素子と同じように動作させることが可能であり、各画素からそれぞれの色フィルタに対応した色の信号を読み出すことができる。従って、固体撮像素子が有する解像度を得ることが可能である。しかしながら、低照度での撮像の場合に、画素の信号を加算して読み出そうとしても、隣合う画素では扱う色が異なるため、離れた位置にある同色の信号を扱う画素どうしの信号を加算して読み出す必要がある。例えば、図32では、2×2の構成の4画素を加算して読み出す場合、同じWの色フィルタが形成されている画素P(i, j+1)、P(i+2, j+1)、P(i, j+3)、P(i+2, j+3)の4画素の信号を加算して読み出せばよい。

【0034】以下、本発明の他の実施例について、概説する。これまでに述べたように、本発明では、画像情報に応じて固体撮像素子の動作方法を変化させることにより、最適な画像情報を得ることに特徴がある。従って、この趣旨を超越しない範囲で、次のような拡張実施例も可能である。

(イ) これまでの実施例では、ノンインターレース方式の撮像素子を例に説明したが、走査線を1本置き、2本置きに走査させるインターレース方式の固体撮像素子にも、本発明を適用することが可能である。

(ロ) また、撮像対象として、動画のみならず、静止画を扱うことも可能である。一般的に静止画の方が高解像度を必要とするため、静止画を扱う場合には固体撮像素子の有する解像度を引き出せるように動作させ、動画を扱う場合には感度（信号対雑音比）を優先させるようにすればよい。

(ハ) これまでの実施例では、1画面全体で同じ動作をさせるように制御しているが、1画面をいくつかの領域に分割し、それぞれの領域で最適な動作を行わせることも可能である。例えば、ある領域では各画素の信号を独立に読み出し、別の領域では複数の画素の信号を加算して読み出すこともできる。このような動作の応用例として、監視用カメラにおいて、非常に暗い部分と明るい部分とを1画面で撮像する場合には、暗い部分の情報を扱っている領域では複数の画素の信号を加算して読み出し、明るい部分の情報を扱っている領域では各画素の信号を独立に読み出すことにより、全体として鮮明な画像情報が得られる。

【0035】

【発明の効果】以上説明したように、本発明によれば、画面の全体ないし一部の画素の信号を加算して読み出すことができるので、撮像条件または撮像対象に応じて最適な画像情報を得ることができる。その結果、固体撮像装置の利用範囲を拡大することが可能となる。

【0036】

【図面の簡単な説明】

【図1】本発明の一実施例を示す固体撮像装置のブロック構成図である。

【図2】従来の固体撮像装置の一例を示す構成図である。

【図3】本発明の第1の実施例を示すMOS型固体撮像装置の構成図である。

【図4】図3におけるMOS型固体撮像装置の動作タイミングチャートである。

【図5】図3において画素の信号を加算する場合の動作タイミングチャートである。

【図6】本発明において加算して読み出すための画素の組み合わせの第1の例を示す図である。

【図7】本発明において加算して読み出すための画素の組み合わせの第2の例を示す図である。

【図8】図3における選択回路の構成例を示す図である。

【図9】図8の選択回路の動作タイミングチャートである。

【図10】本発明の第2の実施例を示すMOS型撮像装置の構成図である。

【図11】本発明の第3の実施例を示すCCD型撮像装置の構成図である。

【図12】図11における垂直CCDの動作タイミングチャートである。

【図13】図11における垂直CCDの動作を説明する図である。

【図14】図11における垂直CCDの加算する場合の動作タイミングチャートである。

【図15】図11における垂直CCDの加算する場合の動作を説明する図である。

【図16】図11における水平CCDおよび信号検出回路の断面構造図である。

【図17】図16の水平CCDおよび信号検出回路の動作タイミングチャートである。

【図18】図16の水平CCDおよび信号検出回路の動作を説明する図である。

【図19】図16の水平CCDおよび信号検出回路の加算する場合の動作タイミングチャートである。

【図20】図16の水平CCDおよび信号検出回路の加算する場合の動作を説明する図である。

【図21】本発明の第4の実施例を示すCCD型撮像装置の構成図である。

【図22】図21における垂直CCDの動作タイミングチャートである。

【図23】図21における垂直CCDの動作を説明する図である。

【図24】図21における垂直CCDの加算する場合の動作タイミングチャートである。

【図25】図21における垂直CCDの加算する場合の動作を説明する図である。

【図26】本発明の第5の実施例を示す増幅型撮像装置の構成図である。

【図27】図26における増幅型撮像素子の動作タイミングチャートである。

【図28】図26における増幅型撮像素子の加算する場合の動作タイミングチャートである。

【図29】本発明の第6の実施例を示す増幅型撮像装置の構成図である。

【図30】図29における増幅型撮像素子の動作タイミングチャートである。

【図31】図29における増幅型撮像素子の加算する場合の動作タイミングチャートである。

【図32】本発明の第7の実施例を示す単板方式固体撮像装置の加算画素の組み合わせを示す図である。

【符号の説明】

1 固体撮像素子

2, 21, 22, 23 増幅器

3 制御手段

6 モード判定回路

50 11, 12 固体撮像素子

41, 43 垂直選択回路
 51, 53 水平選択回路
 30, 31, 33 タイミング発生回路
 105~108 水平CCDのゲート電極
 100 n型基板
 101, 102 埋め込み型電荷転送チャネルを形成するp(n)型不純物層

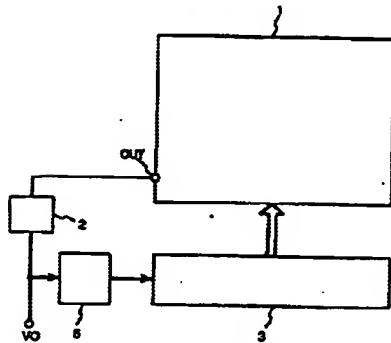
* 109 読み出し用ゲート電極
 110, 103 リセットゲートを構成するゲート電極、ドレイン電極
 VO 出力信号
 SF ソースフォロウ回路
 RD リセット電位
 * RG リセットゲート信号

【図1】

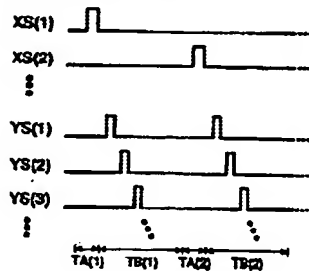
【図4】

【図5】

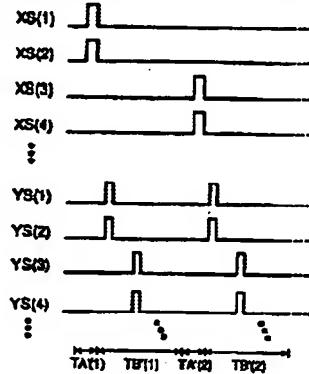
本発明による撮像装置の構成図



MOS型撮像素子の動作タイミング図

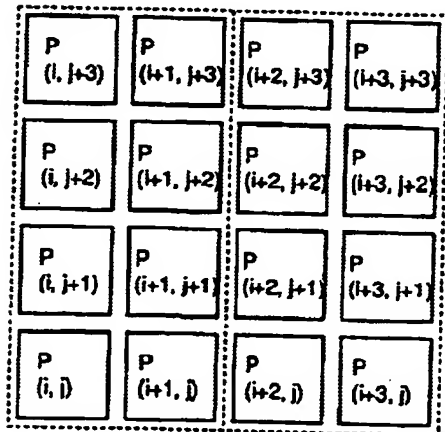


MOS型撮像素子の動作タイミング図



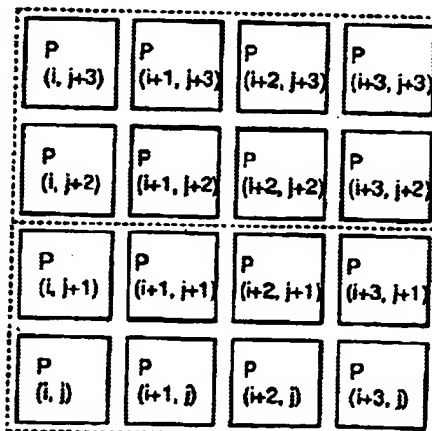
【図6】

加算画素の組み合わせ



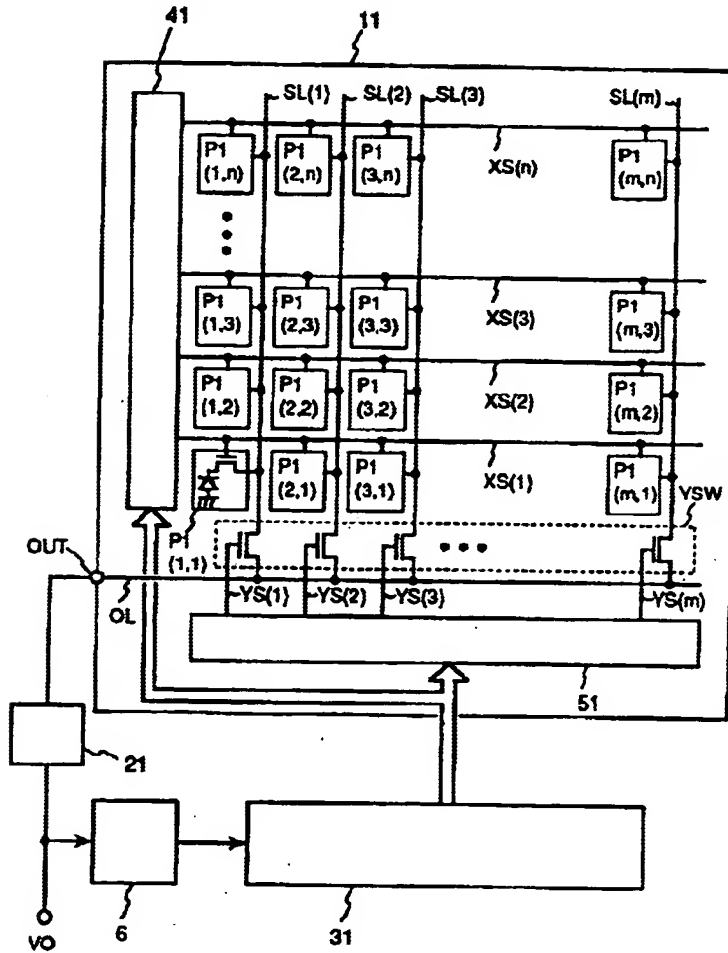
【図7】

加算画素の組み合わせ



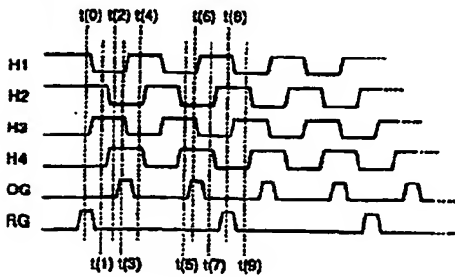
【図3】

本発明の一実施例を示すMOS型撮像装置の構成図



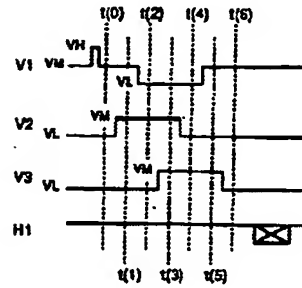
【図19】

水平CCD及び信号検出回路の動作タイミング図



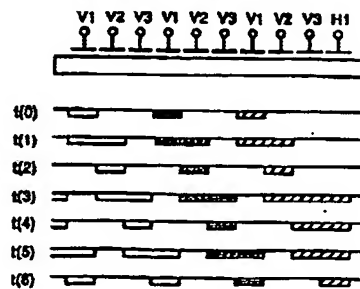
【図22】

垂直CCDの動作タイミング図



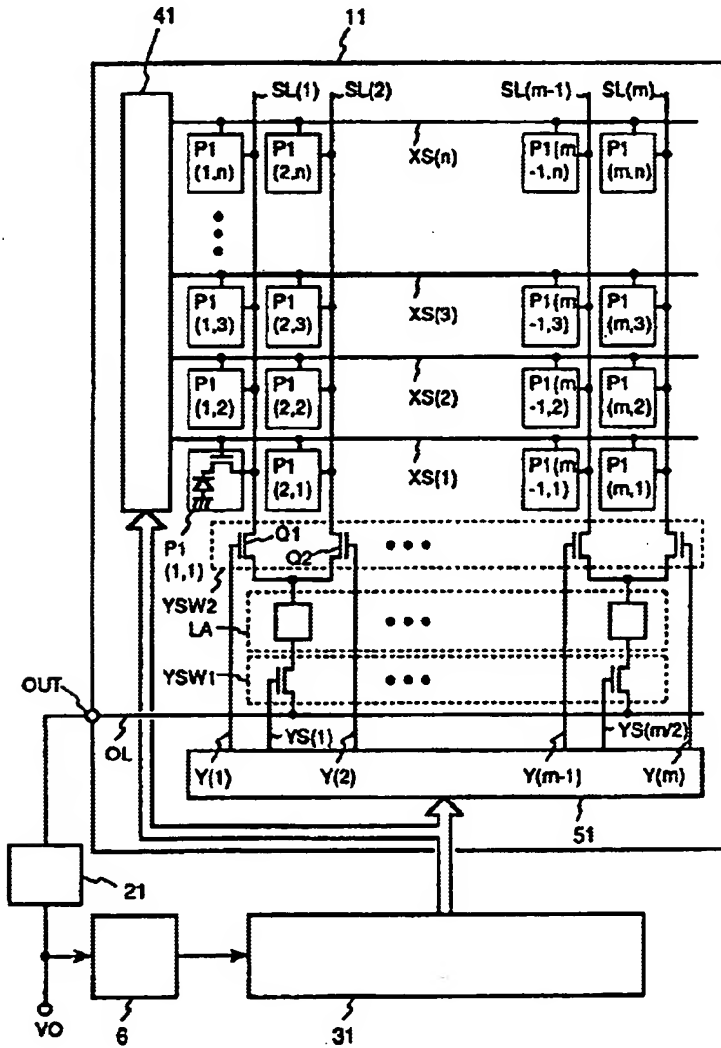
【図23】

垂直CCDの動作説明図



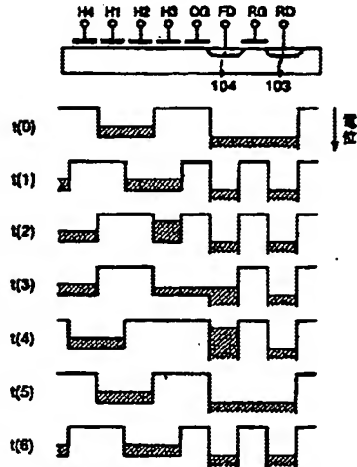
〔図10〕

本発明の一実施例を示すMOS型撮像装置の構成図



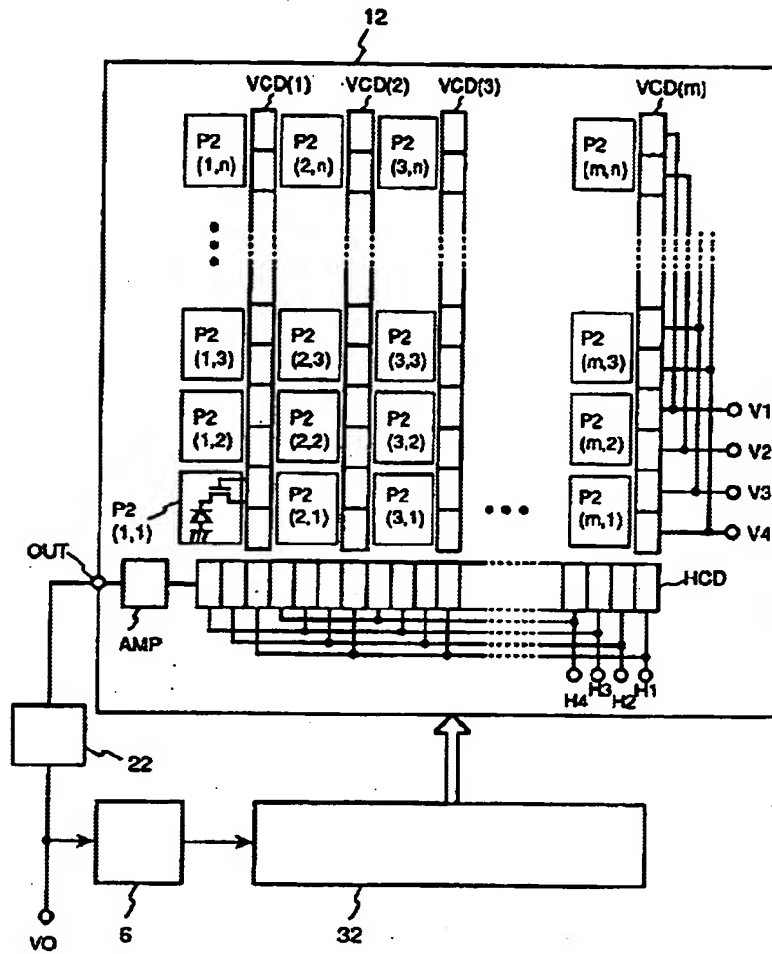
〔図18〕

水平CCD及び信号検出回路の動作説明図



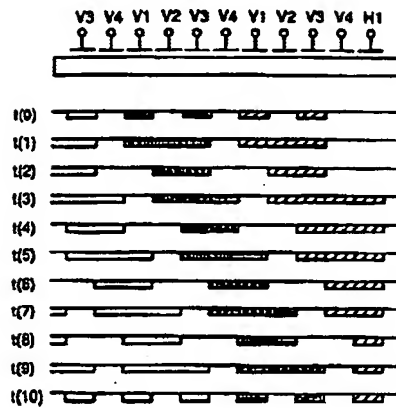
【図11】

本発明の一実施例を示すCCD型撮像装置
の構成図



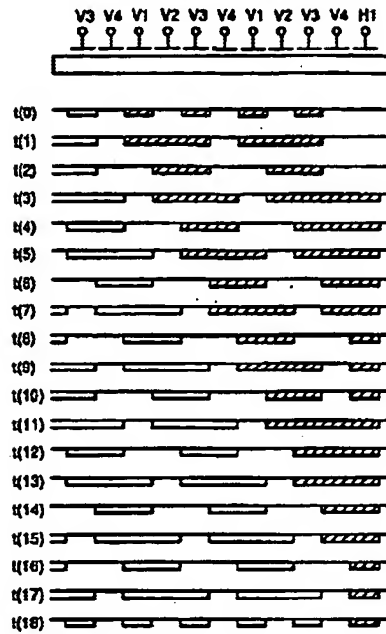
【図13】

垂直CCDの動作説明図



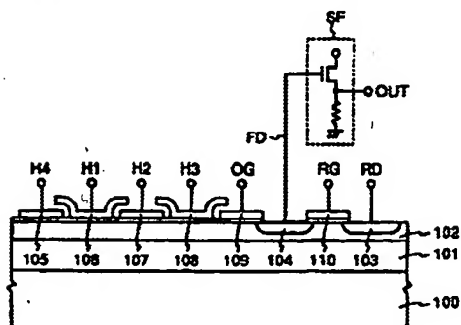
【図15】

垂直CCDの動作説明図



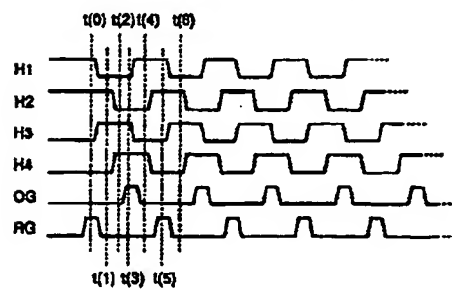
【図16】

水平CCD及び信号検出回路の構成例



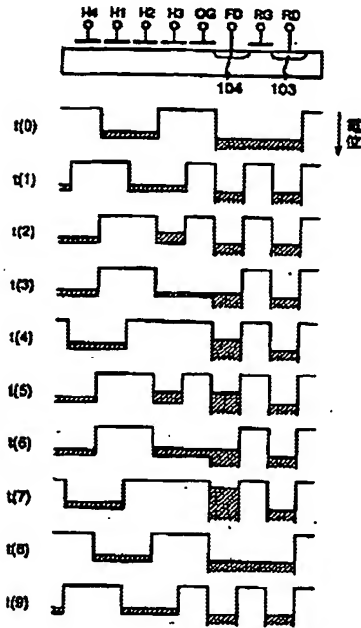
【図17】

水平CCD及び信号検出回路の動作タイミング図



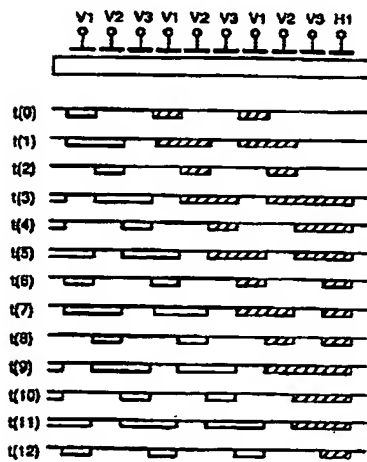
【図20】

水平CCD及び信号検出回路の動作説明図



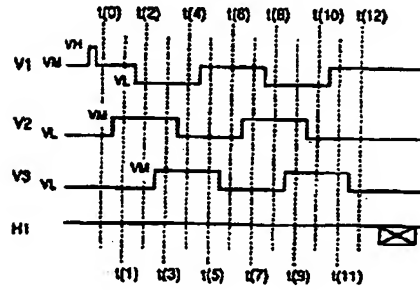
【図25】

垂直CCDの動作説明図



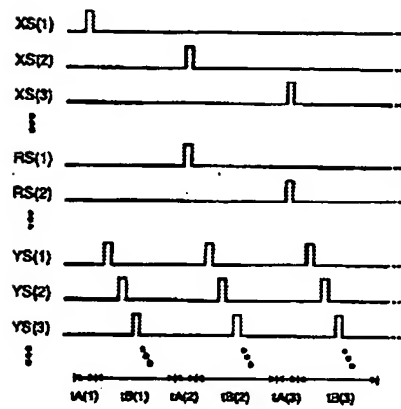
【図24】

垂直CCDの動作タイミング図



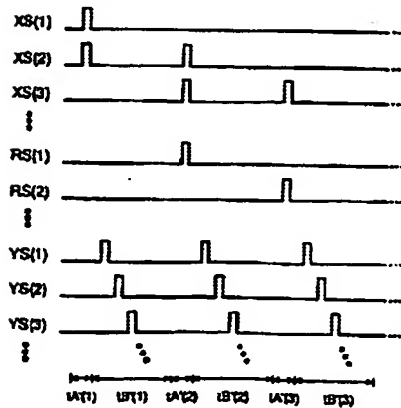
【図27】

増幅型撮像素子の動作タイミング図



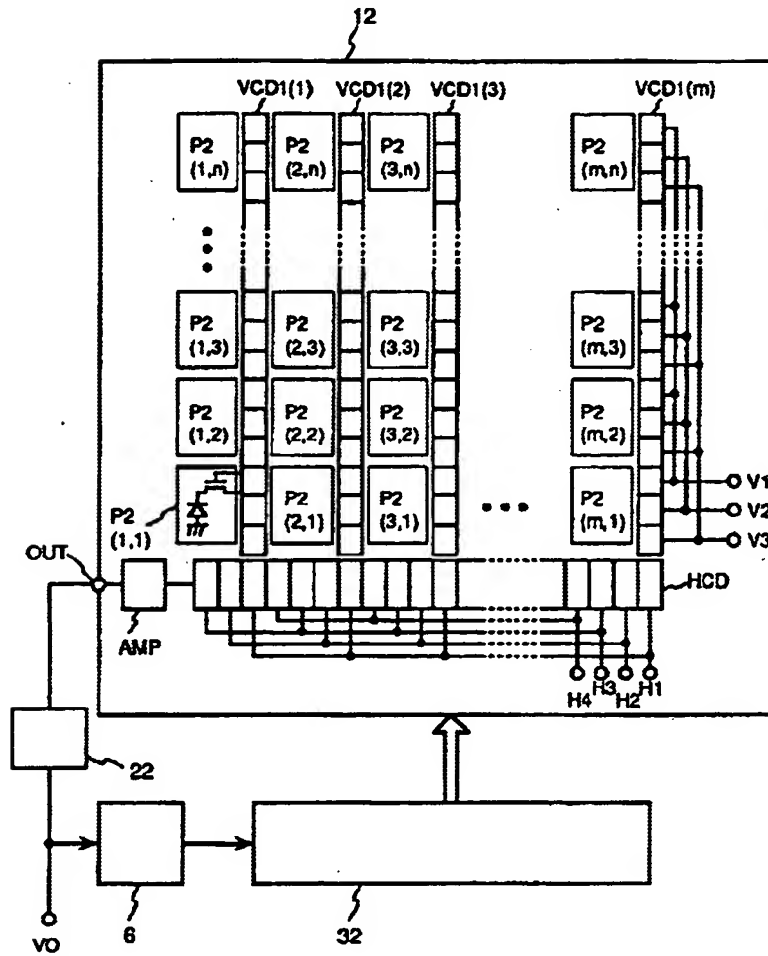
【図28】

増幅型撮像素子の動作タイミング図

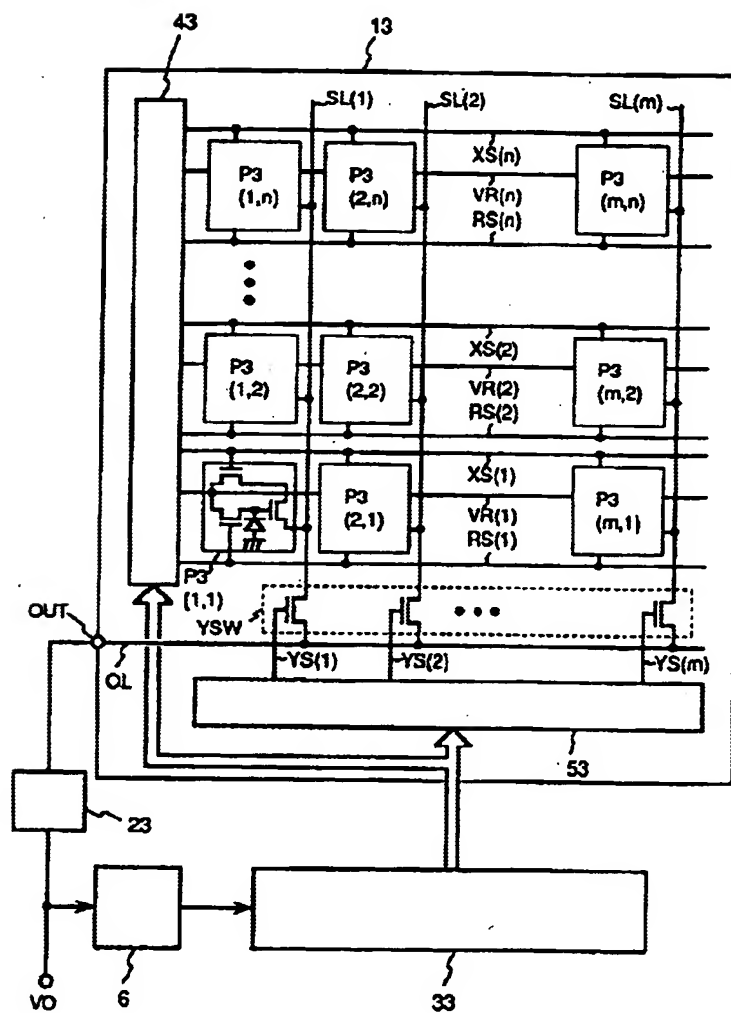


【図21】

本発明の一実施例を示すCCD型撮像装置
の構成図

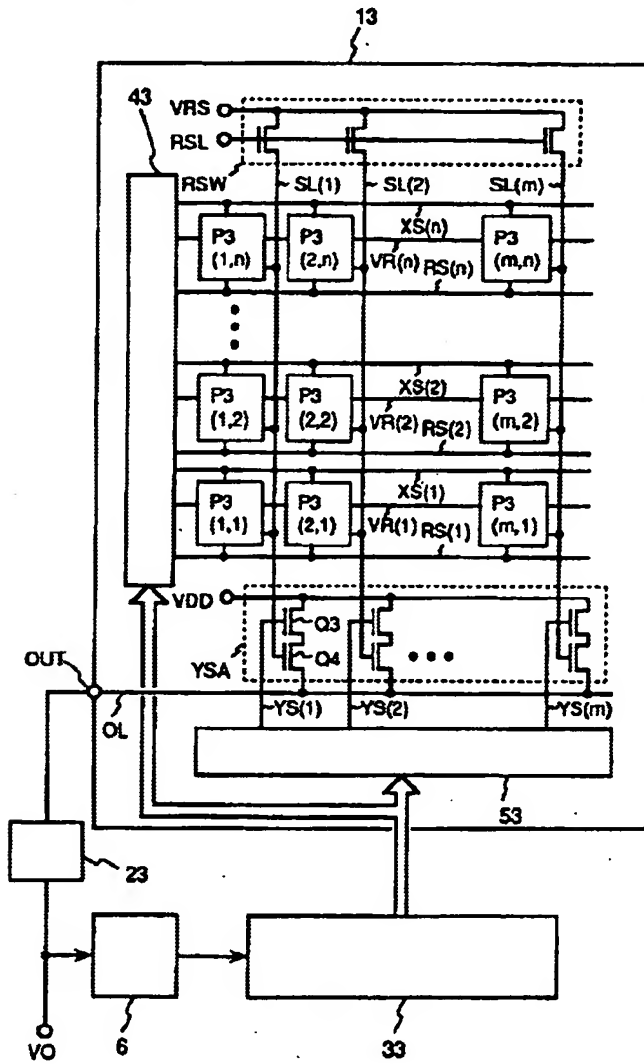


本発明の一実施例を示す増幅型撮像装置の構成図



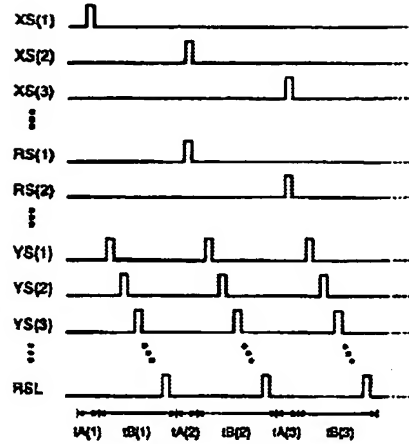
〔図29〕

本発明の一実施例を示す増幅型撮像装置の構成図



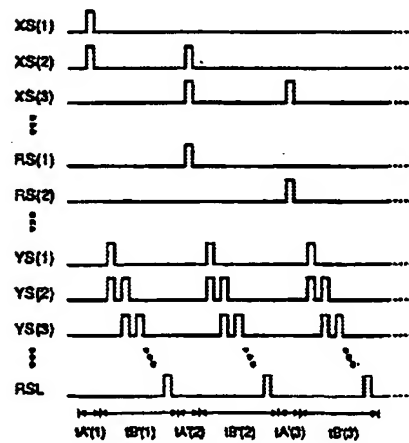
〔図30〕

増幅型撮像素子の動作タイミング図



〔図31〕

増幅型撮像素子の動作タイミング図



【図32】

加算画素の組み合わせ

